

# ĐỀ XUẤT CẢI TIẾN VÀ TÍNH TOÁN THÔNG LƯỢNG CHUYỂN MẠCH ATM DUAL-BANYAN (DB)

**Tran Cong Hung** (Post & Telecommunication Institute of Technology, Viet Nam)

E-mail : [conghung@ptithcm.edu.vn](mailto:conghung@ptithcm.edu.vn)

**Pham Minh Ha** (Hanoi University of Technology, Viet Nam)

E-mail : [pmha@mail.hut.edu.vn](mailto:pmha@mail.hut.edu.vn)

**Tóm tắt:** Dual-Banyan là một chuyển mạch ATM banyan có bộ đệm bao gồm nhiều hàng đợi ngõ vào (hàng đợi chia làm 2 nhánh). Bài báo này mô tả một mô hình phân tích mới cho việc đánh giá thông lượng của chuyển mạch Dual-Banyan. Mô hình được phát triển và được trình bày cho phép tính toán xác suất trạng thái bộ đệm và thông lượng chuyển mạch được chuẩn hóa bởi các tính toán lặp. Hiệu quả của mô hình đã cho thì được tính toán với các kết quả mô phỏng.

## THUẬT NGỮ

N	Kích thước chuyển mạch (số đầu vào hoặc đầu ra)
$n = \log_2 N$	số tầng nhân (cascades)
b	Kích thước bộ đệm của phần tử chuyển mạch (được tính bằng số tế bào)
$X_{ijk}$	Bộ đệm thứ k ( $1 \leq k \leq 4$ ) của một phần tử chuyển mạch đặt tại hàng i ( $1 \leq i \leq N/2$ ) của tầng j ( $1 \leq j \leq n$ )
t	Khe thời gian đang khảo sát
$P_{ijk}(l, t)$	Xác suất bộ đệm $X_{ijk}$ chứa l tế bào suốt khe thời gian t ( $1 \leq l \leq b$ )
$a_{ijk}(t)$	Xác suất tế bào đến bộ đệm $X_{ijk}$ trong khoảng t
$r_{ijk}(t)$	Xác suất tế bào xuất phát từ bộ đệm $X_{ijk}$ trong khoảng t
$P_{ij}$	Xác suất tế bào được chỉ định đến ngõ ra j của mạng xuất hiện ở ngõ vào thứ i của chuyển mạch, trong một khe thời gian t
$\rho$	Thông lượng được chuẩn hoá của chuyển mạch được định nghĩa bằng số tế bào ra khỏi chuyển mạch trên số tế bào đến chuyển mạch trong khoảng thời gian nhất định.
$\rho_{ij}(t)$	Thông lượng kết nối trên ngõ ra j ( $1 \leq j \leq 2$ ), i ( $1 \leq i \leq N/2$ ) trong khoảng t, $\overline{a_{ijk}}(t) = 1 - a_{ijk}(t)$ , $\overline{r_{ijk}}(t) = 1 - r_{ijk}(t)$
$e_{ijk}, d_{ijk}$	Các nhân tố sửa lỗi mẫu dữ liệu đến

## I. GIỚI THIỆU

Các chuyển mạch banyan của ATM là các chuyển mạch không gian ATM tự định tuyến được có cấu hình hình cây. Mỗi cổng vào là gốc của một cây phân nhánh qua nhiều phần tử chuyển mạch trung gian rồi đến tất cả các cổng ra. Chỉ có một con đường duy nhất tồn tại giữa một đầu vào và đầu ra xác định. Do đó hiện tượng chặng trong là một khuyết điểm chính trong cấu hình này, tuy nhiên có nhiều cách để khắc phục, điển hình là phương pháp định tuyến lại, sắp xếp theo nhóm, tăng khả năng đệm lại [1]. Về mặt lí thuyết, bài báo này đưa ra hướng giải quyết cho bài toán đánh giá hiệu suất của chuyển mạch Dual-Banyan (DB). DB là chuyển mạch Banyan có đệm lại của ATM gồm có nhiều hàng đợi ngõ vào thực hiện xếp hàng dữ liệu theo kiểu rẽ nhánh [3].

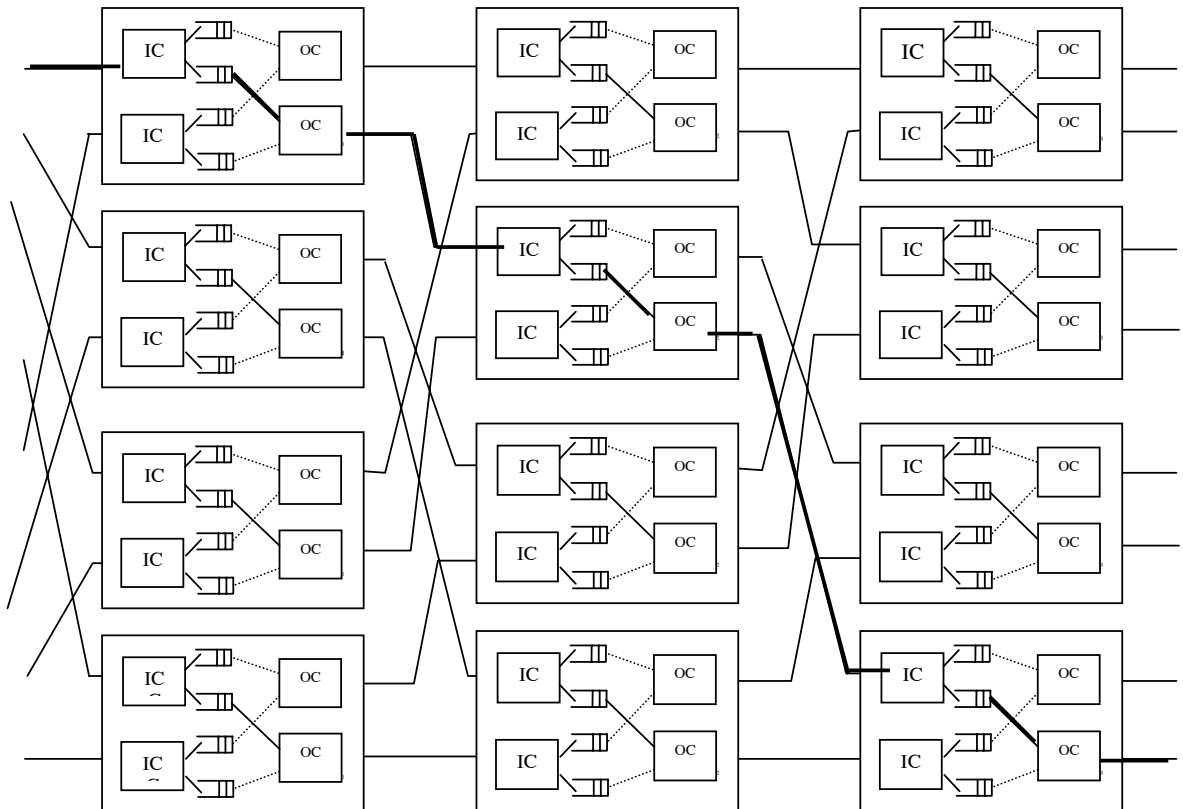
Bài báo này có các nội dung như sau: phần II mô tả mô hình phân tích để đánh giá hiệu suất của DB. Sau đó, trong phần III, chúng tôi sẽ trình bày các kết quả tính toán qua mô phỏng minh chứng cho phần II. Kết luận, kết quả và sự đóng góp chính của chúng tôi sẽ được trình bày ở phần IV.

## II. MÔ HÌNH PHÂN TÍCH

Hình 1 mô tả chuyển mạch ATM DB 8x8. Mỗi phần tử chuyển mạch có bốn hàng đợi ngõ vào hoạt động theo cơ chế FIFO và không có thêm hàng đợi nào ở các cổng ngõ ra. Sự góp phần của hai hàng đợi tại mỗi ngõ vào sẽ giải quyết được vấn đề nghẽn đầu dòng.

Mô hình phục vụ cho việc phân tích hiệu suất trong môi trường lưu lượng không thay đổi, mô hình phân tích được trình bày trong bài báo này sẽ không chỉ xem xét đến mối quan hệ giữa kiểu đấu nối mà còn quan tâm đến xác suất của các trạng thái bộ đệm.

Trong phần trình bày mô hình phân tích này, chúng ta sẽ tập trung nghiên cứu nguyên tắc kết nối giữa các phần tử, nhưng vẫn không làm mất tính tổng quan. Chuyển mạch được phân tích ở đây hoạt động đồng bộ. Một khe thời gian là khoảng thời gian không đổi cần thiết cho một tế bào đi từ tầng này đến tầng kế tiếp. Chúng ta giả sử rằng tế bào xuất phát tại thời điểm đầu khe thời gian và đến tầng kế ở cuối khe thời gian. Hai hàng đợi kết hợp với một ngõ vào hoàn toàn độc lập nhau. Để cải tiến hiệu suất một đầu vào có thể gửi tối đa hai tế bào (mỗi tế bào xuất phát từ một hàng đợi) trong cùng một khe thời gian. Và một khả năng khác là chiến lược không tăng tốc độ kết nối, nghĩa là chỉ có một trong hai hàng đợi được định vị chung một ngõ ra của phần tử chuyển mạch có thể gửi tế bào.



**Hình 1:** Chuyển mạch ATM DB 8x8

Chiến lược đầu tương đương với ý tưởng gửi tối đa hai tế bào trong cùng một khe thời gian, trong khi đó chiến lược sau lại có ý không tăng tốc độ bằng cách chỉ định tuyến cho một tế bào trong một khe thời gian[4]. Trong phân tích này chúng ta sẽ sử dụng chiến lược sau. Nếu có đụng độ xảy ra (hai bộ đệm cùng yêu cầu một ngõ ra) thì ta sẽ sử dụng phương pháp chọn lựa xoay vòng (round-robin). Đồng thời phương pháp áp suất ngược (backpressure) cũng được sử dụng như một cơ chế điều khiển luồng để ngăn chặn vấn đề tràn bộ đệm bên trong chuyển mạch, nghĩa là mất mát tế bào chỉ xảy ra ở tầng đầu tầng nhân của chuyển mạch. Chúng ta giả sử rằng trạng thái của các bộ đệm tại tầng  $j+1$  độc lập thống kê với các trạng thái ở tầng  $j$ .

Mẫu lưu lượng đến được chọn sử dụng ở đây là: mẫu lưu lượng không thay đổi. Với lưu lượng không thay đổi, ta giả sử rằng việc tế bào đến dựa trên các tiến trình Bernoulli giống nhau nhưng độc lập nhau. Vì thế trong một khe thời gian cho sẵn bất kì, xác suất để một tế bào được chuyển đến một ngõ vào xác định là  $p$ . Đối với một tế bào đến xác suất được chuyển đến một ngõ ra nào đó là bằng nhau và bằng  $1/N$ . Địa chỉ ngõ ra của các tế bào liên tiếp nhau là độc lập nhau. Đối với các ngõ vào  $i=2, \dots, N-1$ , việc ánh xạ sang các cổng ngõ ra được xác định nhờ các phân phối nhị thức, riêng đối với ngõ vào 1 và  $N$ , việc ánh xạ này theo phân phối Poisson được chuẩn hoá. Trong phân tích được trình bày bên dưới, Poisson tốc độ  $r$  là 0.4 như được đề nghị trong [2]. Điều quan trọng trong luật phân phối nhị phân là cân bằng lưu lượng, nghĩa là 2 hàng đợi phối hợp với mỗi ngõ vào hầu như chấp nhận cùng tải lưu lượng.

Dựa theo các thuật ngữ đã được định nghĩa, chúng ta sẽ tìm ra mối quan hệ giữa các biến thích hợp như được trình bày bên dưới đây:

$$P_{ijk}(0,0)=1, \quad \forall i, \forall j, \forall k \quad (1)$$

$$P_{ijk}(l \neq 0, 0)=0, \quad \forall i, \forall j, \forall k \quad (2)$$

Bộ đệm  $X_{ijk}$  chứa 0 tế bào trong khe thời gian  $t$  nếu bộ đệm  $X_{ijk}$  chứa 0 tế bào trong khe  $t-1$  hoặc bộ đệm  $X_{ijk}$  chứa 1 tế bào trong khe  $t-1$  nhưng tế bào đó ra khỏi bộ đệm trong khe  $t$  và không có tế bào nào đến  $X_{ijk}$  trong khe  $t$

$$P_{ijk}(0, t) = \overline{a_{ijk}}(t) [P_{ijk}(0, t-1) + P_{ijk}(1, t-1)r_{ijk}(t)] \quad (3)$$

Tương tự, với  $b \geq 2$ :

$$P_{ijk}(1, t) = P_{ijk}(0, t-1)a_{ijk}(t) + P_{ijk}(2, t-1) \overline{a_{ijk}}(t) r_{ijk}(t) \\ + P_{ijk}(1, t-1) [ \overline{a_{ijk}}(t) \overline{r_{ijk}}(t) + a_{ijk}(t) r_{ijk}(t) ] \quad (4)$$

Với  $b \geq 3, 2 \leq l \leq b-1$ :

$$P_{ijk}(l, t) = P_{ijk}(l-1, t-1) a_{ijk}(t) \overline{r_{ijk}}(t) + P_{ijk}(l+1, t-1) \overline{a_{ijk}}(t) r_{ijk}(t) \\ + P_{ijk}(l, t-1) [ \overline{a_{ijk}}(t) \overline{r_{ijk}}(t) + a_{ijk}(t) r_{ijk}(t) ] \quad (5)$$

$$P_{ijk}(b, t) = 1 - \sum_{l=0}^{b-1} P_{ijk}(l, t) \quad (6)$$

$$a_{i11}(t) = \sum_{m=1}^{N/2} P_{im} \quad (7)$$

$$a_{i12}(t) = \sum_{m=(N/2)+1}^N P_{im} \quad (8)$$

$$a_{i13}(t) = \sum_{m=1}^{N/2} P_{(i+N/2)m} \quad (9)$$

$$a_{i14}(t) = \sum_{m=(N/2)+1}^N P_{(i+N/2)m} \quad (10)$$

$$r_{in1} = \frac{1}{2} [1 + p_{in3}(0, t-1)] \quad (11)$$

$$r_{in2} = \frac{1}{2} [1 + p_{in4}(0, t-1)] \quad (12)$$

$$r_{in3} = \frac{1}{2} [1 + p_{in1}(0, t-1)] \quad (13)$$

$$r_{in4} = \frac{1}{2} [1 + p_{in2}(0, t-1)] \quad (14)$$

Gọi tham số  $c = [\frac{i}{2}]$ , với  $[x]$  để chỉ giá trị số nguyên nhỏ nhất lớn hơn  $x$  và

$g=(i+1)\text{mod}2$ , từ đó ta suy ra:

$$a_{ij1}(t+1) = e_{ij1}(1 - P_{c(j-1)(g+1)}(0, t) P_{c(j-1)(g+3)}(0, t)) \quad (15)$$

$$a_{ij2}(t+1) = e_{ij2}(1 - P_{c(j-1)(g+1)}(0, t) P_{c(j-1)(g+3)}(0, t)) \quad (16)$$

$$a_{ij3}(t+1) = e_{ij3}(1 - P_{(c+(N/4))(j-1)(g+1)}(0, t) P_{(c+(N/4))(j-1)(g+3)}(0, t)) \quad (17)$$

$$a_{ij4}(t+1) = e_{ij4}(1 - P_{(c+(N/4))(j-1)(g+1)}(0, t) P_{(c+(N/4))(j-1)(g+3)}(0, t)) \quad (18)$$

Với  $1 \leq j \leq n-1$

$$r_{ij1} = \frac{1}{2} [1 + P_{ij3}(0, t-1)]A \quad (19)$$

$$r_{ij2} = \frac{1}{2} [1 + P_{ij4}(0, t-1)]B \quad (20)$$

$$r_{ij3} = \frac{1}{2} [1 + P_{ij1}(0, t-1)]A \quad (21)$$

$$r_{ij4} = \frac{1}{2} [1 + P_{ij2}(0, t-1)]B \quad (22)$$

$$A = 1 - d_{ij1} P_{(2i-1)(j+1)1}(b, t) - d_{ij2} P_{(2i-1)(j+1)2}(b, t), \quad i \leq N/4 \quad (23)$$

$$B = 1 - d_{ij1} P_{2i(j+1)1}(b, t) - d_{ij2} P_{2i(j+1)2}(b, t), \quad i \leq N/4 \quad (24)$$

Với  $i > N/4$

$$A = 1 - d_{ij3} P_{(2i-(N/2)-1)(j+1)3}(b, t) - d_{ij4} P_{(2i-(N/2)-1)(j+1)4}(b, t) \quad (25)$$

$$B = 1 - d_{ij3} P_{(2i-(N/2)-1)(j+1)3}(b, t) - d_{ij4} P_{(2i-(N/2)-1)(j+1)4}(b, t) \quad (26)$$

Đối với tiến trình đến Bernoulli,  $e_{ijk}$  và  $d_{ijk}$  là bằng nhau và bằng  $\frac{1}{2} \forall i, j, k$

Hiệu suất kết nối ngõ ra  $\rho_{il}(t)$  trong khe  $t$  là khả năng một trong hai (hoặc cả 2) bộ đệm vào thứ 1, và 3 của phân tử chuyển mạch hàng  $i$  tầng  $n$  có chứa tế bào

$$\rho_{i1}(t) = 1 - P_{in1}(0, t) P_{in3}(0, t) \quad (27)$$

$$\rho_{i2}(t) = 1 - P_{in2}(0, t) P_{in4}(0, t) \quad (28)$$

$$|\rho_{i1}(t+1) - \rho_{i1}(t)| \leq 10^{-9}, \quad 1 \leq i \leq 2 \quad (29)$$

Để xác định hiệu suất chuyển mạch DB, ta theo các bước sau:

### **Bước 1**

Xem xét các xác suất trạng thái từ các khe thời gian trước, xác suất xuất phát của tế bào trong suốt khe thời gian đang xét bắt đầu từ tầng cuối đến tầng đầu được xác định trong các công thức (11) đến (14) và (19) đến (26).

### **Bước 2**

Sử dụng các quan hệ (7) đến (10) và (15)-(18), ta tính được xác suất tế bào đến

### **Bước 3**

Sử dụng các kết quả thu được từ bước 1 và 2, cùng với các quan hệ (1)-(6), suy ra các xác suất trạng thái.

### **Bước 4**

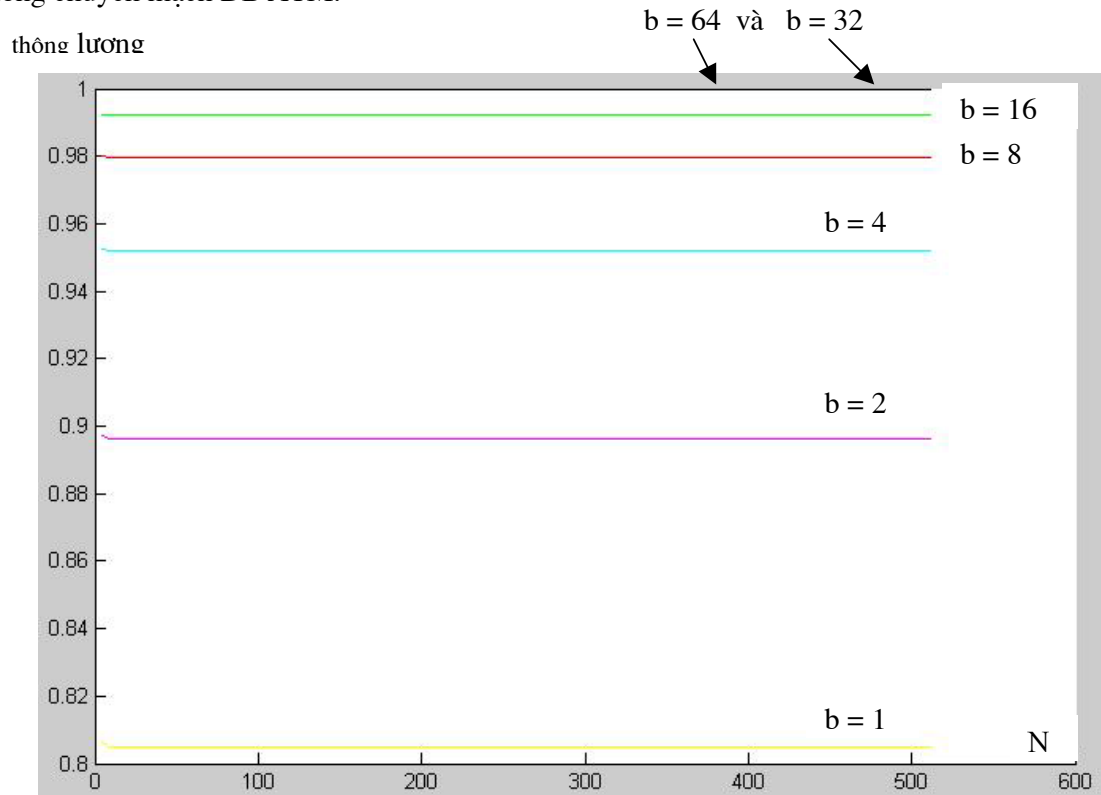
$\rho_{i1}(t)$  và  $\rho_{i2}(t)$  được xác định từ (27) và (28). Nếu (29) không được thoả, thuật toán trở lại bước 1 và lặp lại, ngược lại thuật toán dừng.

Trong tiến trình Bernoulli đến, rõ ràng thông lượng chuyển mạch ở trạng thái cân bằng là

$$\rho = \lim_{t \rightarrow \infty} \rho_{11}(t) = \lim_{t \rightarrow \infty} \rho_{12}(t) = \dots = \lim_{t \rightarrow \infty} \rho_{(N/2)2}(t) \quad (30)$$

## **III. CÁC KẾT QUẢ SỐ HỌC**

Kết quả về thông lượng chuẩn hoá của chuyển mạch DB thu được nhờ phân tích và bảng mô phỏng được trình bày ở hình 2. Các kết quả mô phỏng được trình bày ở đây tốt hơn các kết quả của [2]. Bảng 1 trình bày các giá trị thông lượng được tính toán và mô phỏng chuyển mạch DB ATM.



**Hình 2:** Thông lượng của chuyển mạch DB với những kích cỡ hàng đợi b, kích cỡ chuyển mạch N.

b	N	4	8	16	32	64	128	256	512
1	t	62	70	71	71	71	71	71	71
	thông lượng	0.8061	0.8050	0.8049	0.8049	0.8049	0.8049	0.8049	0.8049
2	t	166	183	184	184	184	184	184	184
	thông lượng	0.8972	0.8963	0.8963	0.8963	0.8963	0.8963	0.8963	0.8963
4	t	550	609	611	611	611	611	611	611
	thông lượng	0.9526	0.9521	0.9521	0.9521	0.9521	0.9521	0.9521	0.9521
8	t	1999	2266	2275	2275	2275	2275	2275	2275
	thông lượng	0.9801	0.9798	0.9798	0.9798	0.9798	0.9798	0.9798	0.9798
16	t	7442	8637	8702	8702	8702	8702	8702	8702
	thông lượng	0.9922	0.9921	0.9921	0.9921	0.9921	0.9921	0.9921	0.9921
32	t	462	462	462	462	462	462	462	462
	thông lượng	0.9998	0.9998	0.9998	0.9998	0.9998	0.9998	0.9998	0.9998
64	t	1765	1765	1765	1765	1765	1765	1765	1765
	thông lượng	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000	1.0000

**Bảng 1:** Thông lượng được tính toán và mô phỏng khi thay đổi N và b.

#### IV. KẾT LUẬN

Chúng tôi đã phát triển một mô hình phân tích mới phục vụ cho việc đánh giá thông lượng của chuyển mạch DB ATM. Trong bài báo này chúng tôi chỉ trình bày kết quả mô phỏng trong tình trạng bão hoà ( $p=1$ ). Chúng tôi trình bày các kết quả số cho thông lượng chuẩn hóa dưới lưu lượng không đổi, với giá trị mô phỏng được thực hiện, chứng minh được rằng mô hình phân tích đã được trình bày là một công cụ mạnh mẽ để đánh giá hiệu suất chuyển mạch cho chuyển mạch DB, cụ thể là mỗi cổng vào của chuyển mạch là gốc của một cây phân nhánh qua nhiều phần tử chuyển mạch trung gian rồi đến tất cả các cổng ra, với cấu trúc này giúp ta dễ dàng tính toán trạng thái phân phối xác suất các tế bào đến và đi trong các biểu thức (1) đến (22). Các kết quả mô phỏng được trình bày ở đây tốt hơn các kết quả của [2] là khi N tăng thì thông lượng hầu như giảm không đáng kể so với kết quả của [2].

### Tài liệu tham khảo

- [1] J.Turner and N.Yamanaka, “Architectural choices in large scale ATM switches,” *IEICE Trans.Commun.*, vol.E81-B, no.2, pp. 120-136, Feb.1998.
- [2] C. Koliass and L.Kleinrock, “The Dual-Banyan (DB) switch: A high-performance buffered-Banyan ATM switch,” in *Proc.ICC97*, Montreal, Canada, 1997, pp.770-776.
- [3] H.Kim, K.Kim, and Y.Lee, “Derivation of the mean cell delay and cell loss probability for multiple input - queued switches,” *IEEE commun. Lett.*,vol.4,pp.140-142, Apr.2000.
- [4] H. Kim, C. Oh, and K. Kim, “Throughput analysis of the bifurcated input-queued switches with restricted contention,” *Electron. Lett.*, vol.34, no. 17, pp. 1651-1652, June. 1998.



#### **Author's Profile**

TRAN CONG HUNG was born in VietNam in 1961

He received the B.E in electronic and Telecommunication engineering with first class honors from HOCHIMINH university of technology in VietNam, 1987.

He received the B.E in informatics and computer engineering from HOCHIMINH university of technology in VietNam, 1995.

He received the master of engineering degree in telecommunications engineering course from postgraduate department HaNoi university of technology in VietNam, 1998.

He is a Ph.D.student at postgraduate department Hanoi university of technology in VietNam. His main reseach areas are B – ISDN performance parameters and measuring methods.

Currently, he is a lecturer, deputy head of Faculty of Information Technology II and head of section Network & Data Transmission in Post and Telecom Institute of Technology (PTIT), in HOCHIMINH City, VietNam.